

(19)日本国特許庁 (JP)

(12) 公開特許公報 (A)

(11)特許出願公開番号

特開平5-322539

(43)公開日 平成5年(1993)12月7日

(51)Int.Cl.⁵
G 0 1 B 11/24

識別記号 庁内整理番号
Z 9108-2F
C 9108-2F
G 0 6 F 15/62 4 1 5 9287-5L

F I

技術表示箇所

審査請求 未請求 請求項の数4(全7頁)

(21)出願番号 特願平4-137695

(22)出願日 平成4年(1992)4月30日

(71)出願人 592082952

佐藤 宏介

大阪府高槻市日吉台一番町3-41

(71)出願人 000002185

ソニー株式会社

東京都品川区北品川6丁目7番35号

(72)発明者 佐藤 宏介

大阪府高槻市日吉台一番町3-41

(72)発明者 芦ヶ原 隆之

東京都品川区北品川6丁目7番35号 ソニ

ー株式会社内

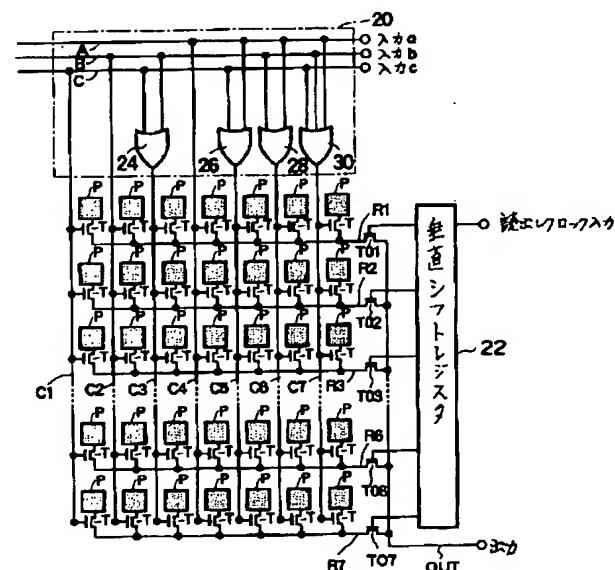
(74)代理人 弁理士 稲本 義雄

(54)【発明の名称】 読出し装置および距離測定装置

(57)【要約】

【目的】 複数の例えればセル等の素子がn行m列(nおよびmは、それぞれ2以上の整数)に配列され、各行に含まれる1つの素子だけがその行の他の素子と異なる出力を発生する素子アレイの出力を高速に読み出せるようとする。

【構成】 列選択回路20は、n個の行を順次選択する垂直シフトレジスタ22によって選択された行に含まれる各素子に対し、その素子を特定するバイナリコード信号を供給する。



【特許請求の範囲】

【請求項1】複数の素子がn行m列（nおよびmは、それぞれ2以上の整数）に配列され、各行に含まれる1つの素子だけがその行の他の素子と異なる出力を発生する素子アレイの出力を読み出す読み出し装置であつて、前記n行m列の各行に含まれる素子の出力を共通にし、各列に含まれる素子に対する選択信号を共通にする配線手段と、

前記n個の行を順次選択する行選択手段と、前記行選択手段によって選択された行に含まれる各素子に対し、その素子を特定するバイナリコード信号を供給する列選択手段とを備えることを特徴とする読み出し装置。

【請求項2】前記列選択手段が、前記行選択手段が各行を選択する行選択期間に含まれる複数のフェーズのそれぞれにおいて、前記セルを特定するバイナリ信号を1ビットずつ出力する論理手段を有することを特徴とする請求項1記載の読み出し装置。

【請求項3】スリット光を測定対象物体の表面に沿って走査し、前記測定対象物体からの反射スリット光が、n行m列（nおよびmは、それぞれ2以上の整数）に配列された複数のセルを含む撮像面の各セルを通過する時点を検出して前記測定対象物体の表面の位置を測定する距離測定装置において、前記n行m列の各行に含まれるセルの出力を共通にし、各列に含まれるセルに対する選択信号を共通にする配線手段と、

前記n個の行を順次選択する行選択手段と、前記行選択手段によって選択された行に含まれる各セルに対し、そのセルを特定するバイナリコード信号を供給する列選択手段とを備え、

前記セルから出力されるバイナリコードにより、前記反射スリット光が通過したセルを特定することを特徴とする距離測定装置。

【請求項4】前記列選択手段が、前記行選択手段が各行を選択する行選択期間に含まれる複数のフェーズのそれぞれにおいて、前記セルを特定するバイナリ信号を1ビットずつ出力する論理手段を有することを特徴とする請求項3記載の距離測定装置。

【発明の詳細な説明】

【0001】

【産業上の利用分野】本発明は、三次元物体の形状測定に好適な距離測定装置、およびこれに使用される撮像面に含まれるセルの出力の読み出しに好適な読み出し装置に関する。

【0002】

【従来の技術】スリット光を使用した光切断法に基づく距離測定においては、図3に示されているように、測定対象物体の三次元位置は、光源からのスリット光の投影方向と、レンズおよび撮像面を含むカメラの視線方向

と、光源およびカメラの位置関係とを使用して、三角測量法に基づいて求めることができる。

【0003】最近、スリット光を回転ミラーで走査することにより、上述の距離測定を高速に行う研究が盛んに行われており、いくつかの方法が提案されている。その中で最も一般的なものは、複数のセルをアレイ状に配置して撮像面を形成し、各セルが観測している測定対象物体状の点（小さな領域）をスリット光が通過した時点すなわち、測定対象物体からの反射スリット光が、各セル

10を通過する時点を検出して、検出した時点に基づいて、スリット光を走査させているミラーの角度を求め、距離測定を行う方法である。この方法については、例えば特開昭62-228106号公報に詳細に説明されている。

【0004】上述のスリット光を使用した光切断法に基づいた距離測定では、一般に、撮像面を構成する複数のセルの行方向すなわち横一列のセルが並んでいる方向と、測定対象物体に照射されるスリット光の方向とが、垂直に設定される。この場合、図4に示されているよう

20に、撮像面7に結像される測定対象物体上のスリット光は、n行m列（nおよびmは、それぞれ2以上の整数）に配列された複数のセルのうち一行に含まれるm個のセルに注目すると、どれか1つのセルだけが、スリット光を捉えていることになる。すなわち、m個のセルのうち1つだけが1を出力し、残りのセルは0を出力していることになる（ただし、m個のセルすべてがスリット光を捉えることができない状態、すなわちm個のセルすべてが0を出力する状態も有り得る）。

【0005】図5は、撮像面を構成するセルの出力を読み出す従来の読み出し部の一例を示す回路図である。ここでは、説明を簡単にするために、撮像面が、7行7列の合計49個のセルにより構成されているものとする。第1行の7個のセルPは、それぞれ、対応するFETスイッチTのソースおよびドレインを介して第1行線R1に接続され、第2行の7個のセルPは、それぞれ、対応するFETスイッチTのソースおよびドレインを介して第2行線R2に接続され、第3行の7個のセルPは、それぞれ、対応するFETスイッチTのソースおよびドレインを介して第3行線R3に接続され、……第6行

40の7個のセルPは、それぞれ、対応するFETスイッチTのソースおよびドレインを介して第6行線R6に接続され、第7行の7個のセルPは、それぞれ、対応するFETスイッチTのソースおよびドレインを介して第7行線R7に接続されている。これにより、7行7列の各行に含まれるセルPの出力が共通になる。第1乃至第7行線R1乃至R7は、それぞれ、FETスイッチT01乃至T07のソースおよびドレインを介して出力線OUTに接続されている。

【0006】第1列に含まれるセルPに接続されたFETスイッチTのゲートは、第1列線C1に接続され、第

2列に含まれるセルPに接続されたFETスイッチTのゲートは、第2列線C2に接続され、・・・・第7列に含まれるセルPに接続されたFETスイッチTのゲートは、第7列線C7に接続されている。水平シフトレジスタ20Aは、外部から供給される読み出しクロックを受けて、1つの読み出しクロックの間に、第1乃至第7列線C1乃至C7に、順次、イネーブル信号（「1」信号）を出力して、各列線に接続されたFETスイッチTをオンにし、セルPの出力が、第1乃至第7行線R1乃至R7に供給されるようにする。FETスイッチTに接続された第1乃至第7列線C1乃至C7、および水平シフトレジスタ20は、各列に含まれるセルに対する選択信号を共通にする手段として機能する。

【0007】垂直シフトレジスタ22は、外部から供給*

0001000 0001000 0100000 0100000

となり、49ビットになる。

【0009】n×mが十分小さい場合には問題ないが、大きくなると、1クロックの間に読みしが完了しなくなる。外部から供給される1クロックの間に読みしが完了するように、読み出し周波数を上げるのにも限界がある。逆に、外部からのクロックの周波数を下げると、距離測定の分解能が低下してしまう。

【0010】本発明は、このような状況に鑑みてなされたものであり、複数の例えばセル等の素子がn行m列（nおよびmは、それぞれ2以上の整数）に配列され、各行に含まれる1つの素子だけがその行の他の素子と異なる出力を発生する素子アレイの出力を高速に読み出すことができるようすることを目的とする。

【0011】

【課題を解決するための手段】請求項1に記載の読み出し装置は、n行m列の各行に含まれる素子の出力を共通にし、各列に含まれる素子に対する選択信号を共通にする配線手段（例えば、実施例の第1乃至第7行線R1乃至R7および第1乃至第7列線C1乃至C7）と、n個の行を順次選択する行選択手段（例えば、垂直シフトレジスタ22）と、この行選択手段によって選択された行に含まれる各素子に対し、その素子を特定するバイナリコード信号を供給する列選択手段（例えば、実施例の列選択回路20）とを備えることを特徴とする。

【0012】請求項2に記載の読み出し装置は、列選択手段が、行選択手段が各行を選択する行選択期間に含まれる複数のフェーズのそれぞれにおいて、セルを特定するバイナリ信号を1ビットずつ出力する論理手段（例えば、実施例の信号線A、BおよびC、ならびにORゲート24、26、28および30）を有することを特徴とする。

【0013】請求項3に記載の距離測定装置は、スリット光を測定対象物体（例えば、実施例の測定対象物体4）の表面に沿って走査し、測定対象物体からの反射スリット光が、n行m列（nおよびmは、それぞれ2以上

*される読み出しクロックを受けて、1つの読み出しクロックの間に、第1乃至第7行線R1乃至R7に接続されたFETスイッチTO1乃至TO7に、順次、イネーブル信号（「1」信号）を出力して、各列線に接続されたFETスイッチTをオンにし、セルPの出力が出力線OUTに供給されるようにする。垂直シフトレジスタ22は、7個の行を順次選択する行選択手段として機能する。

【0008】

【発明が解決しようとする課題】図5に示された従来の読み出し部の構成では、1セルずつ順番に読み出すので、n×m回すなわち7×7回の読みしが必要であり、例えば、図6に示すように、丸印の付いたセルPがスリット光を捉えている、すなわち「1」を出力しているとすると、線OUTから出力されるデータは、

0000010 0000100 000000

の整数）に配列された複数のセル（例えば、実施例の撮像セルP）を含む撮像面（例えば、実施例の撮像面7）の各セルを通過する時点を検出して測定対象物体の表面の位置を測定する距離測定装置であって、n行m列の各行に含まれるセルの出力を共通にし、各列に含まれるセルに対する選択信号を共通にする配線手段（例えば、実施例の第1乃至第7行線R1乃至R7および第1乃至第7列線C1乃至C7）と、n個の行を順次選択する行選択手段（例えば、垂直シフトレジスタ22）と、この行選択手段によって選択された行に含まれる各セルに対し、そのセルを特定するバイナリコード信号を供給する列選択手段（例えば、実施例の列選択回路20）とを備え、セルから出力されるバイナリコードにより、反射スリット光が通過したセルを特定することを特徴とする。

【0014】請求項4に記載の距離測定装置は、列選択手段が、行選択手段が各行を選択する行選択期間に含まれる複数のフェーズのそれぞれにおいて、セルを特定するバイナリ信号を1ビットずつ出力する論理手段（例えば、実施例の信号線A、BおよびC、ならびにORゲート24、26、28および30）を有することを特徴とする。

【0015】

【作用】請求項1の構成の読み出し装置においては、各行中でその行の他の素子と異なる出力を発生した素子を特定するバイナリコード信号が、行の数分だけ読み出されるだけなので、読み出しひびきが大幅に減少するから、読み出し時間を大幅に短縮することができる。

【0016】請求項2の構成の読み出し装置においては、行選択期間に含まれる複数のフェーズのそれぞれにおいて、セルを特定するバイナリ信号が1ビットずつ出力されるだけなので、読み出し時間を最小にすることができます。

【0017】請求項3の構成の距離測定装置においては、各行中でその行の他のセルと異なる出力を発生したセルを特定するバイナリコード信号が、行の数分だけ読み出

み出されるだけなので、読み出しビットが大幅に減少するから、反射スリット光が通過したセルを特定する時間を大幅に短縮することができる。

【0018】請求項4の構成の距離測定装置においては、行選択期間に含まれる複数のフェーズのそれぞれにおいて、セルを特定するバイナリ信号が1ビットずつ出力されるだけなので、反射スリット光が通過したセルを特定する時間を最小にすることができます。

【0019】

【実施例】図1は、本発明による距離測定装置の一実施例を示す。スリット光発生レーザ1から射出されたスリット光2は、ガルバノミラー等からなる走査ミラー3によって三次元物体である測定対象物体4上を走査させられる。スリット光発生レーザ1としては、例えば、波長670nmの半導体レーザ（レンズの出口で10mW、スリット光の幅約1mm）を使用できる。測定対象物体4によって反射されたスリット光は、撮像装置5のレンズ6を通して撮像面7に連続的に投射される。撮像面7は、n行m列（nおよびmは、それぞれ2以上の整数）に配列されたすなわちアレイ状に配置された複数の撮像セルPから構成されている。セルPは、視線方向の測定対象物体4上をスリット光2が通過すると、すなわち測定対象物体4からの反射スリット光が自らを通過すると信号を出力する。

【0020】セルPの出力信号は、読み出し部9によって読み出され、信号を出力したセルPに対応するカウンタ数記憶メモリ10のメモリセル11に、そのときカウンタ12が出力しているカウンタ数が記憶される。カウンタ12のカウントアップ、セルPの信号出力、およびメモリセル11のカウンタ数記憶は、外部からの動作クロック13（例えば、100kHz程度）に同期して行われる。

【0021】走査ミラー3は、一定角速度で回転しているため、カウンタ12の出力は、ミラー3の角度情報に相当する。各メモリセル11に記憶されたカウンタ数は、演算処理部14によって距離情報に変換される。演算処理部14は、ビデオ情報に乗せて距離画像を出力するか、各セルPが観測している測定対象物体4の三次元座標値を出力する。

【0022】走査ミラー制御装置15は、走査ミラー3が1回走査する毎に、リセット信号（例えば、60Hz程度）を出力し、これにより、カウンタ12およびカウンタ数記憶メモリ10の内容がリセットされる。

【0023】図2は、図1の距離測定装置の読み出し部9の本発明による一実施例の構成を示す回路図である。ここでは、説明を簡単にするために、図5の従来例と同様に、撮像面7が、7行7列の合計49個のセルPにより構成されているものとする。図2の実施例において、撮像セルP、FETスイッチT、第1乃至第7行線R1乃至R7、FETスイッチTO1乃至TO7、第1乃至第

7列線C1乃至C7、ならびに垂直シフトレジスタ22は、図5の従来例と同一である。図5の従来例との相違は、水平シフトレジスタ20Aの代わりに、列選択回路20が設けられている点である。

【0024】列選択回路20は、それぞれ、入力信号a, bおよびcが供給される信号線A, BおよびCを備えている。信号線Cは、第1列線C1に接続されている。信号線Bは、第2列線に接続されている。信号線BおよびCは、ORゲート24を介して第3列線C3に接続されている。信号線Aは、第4列線C4に接続されている。信号線AおよびCは、ORゲート26を介して第5列線C5に接続されている。信号線AおよびBは、ORゲート28を介して第6列線C6に接続されている。信号線A, BおよびCは、ORゲート30を介して第7列線C7に接続されている。

【0025】垂直シフトレジスタ22は、図5と同様に、第1乃至第7行線R1乃至R7に接続されたFETスイッチTO1乃至TO7に、順次、イネーブル信号（「1」信号）を出力するが、このイネーブル信号発生期間、すなわち、垂直シフトレジスタ22が各行を選択する行選択期間は、3つのフェーズに分かれている。第1フェーズにおいては、列選択回路20の信号線A, BおよびCには、入力信号（a, b, c）として（1, 0, 0）が供給される。これにより、列選択回路20は、第1乃至第7列線C1乃至C7に（0, 0, 0, 1, 1, 1, 1）を出力する。

【0026】第2フェーズにおいては、列選択回路20の信号線A, BおよびCには、入力信号（a, b, c）として（0, 1, 0）が供給される。これにより、列選択回路20は、第1乃至第7列線C1乃至C7に（0, 1, 1, 0, 0, 1, 1）を出力する。

【0027】第3フェーズにおいては、列選択回路20の信号線A, BおよびCには、入力信号（a, b, c）として（0, 0, 1）が供給される。これにより、列選択回路20は、第1乃至第7列線C1乃至C7に（1, 0, 1, 0, 1, 0, 1）を出力する。

【0028】これにより、各行の左から1乃至7番目のセルPには、それぞれ、順次、（0, 0, 1）, (0, 1, 0), (0, 1, 1), (1, 0, 0), (1, 0, 1), (1, 1, 0), (1, 1, 1)のバイナリ信号が、選択信号として供給される。これらのバイナリ信号は、10進数では、1, 2, 3, 4, 5, 6, 7であり、各行のセルを特定することになる。

【0029】例えば、図6に示すように、丸印の付いたセルPがスリット光を捉えている、すなわち「1」を出力しているとすると、「1」を出力しているセルは、各行に1つだけ存在するため、列選択回路20からそのセルに供給される前述の選択信号が、そのままその列の出力として読み出されるので、何番目のセルが1を出力しているかがわかる。図6の例の場合、線OUTから出力さ

れるデータは、

1 0 0 1 0 0 0 1 0 0 1 0 1 1 0 1 0 1 0 0 0

となり、21ビットになる。この場合、例えば、最初の3ビットは、10進数にすると4になり、第1行すなわち上から1番目の列は、左から4番目のセルがスリット光を捉えていることがわかる。また、第7行すなわち1番下の列のように、スリット光を捉えていない場合には、0 0 0が出力され、「スリット光がどのセルにも捉えられていない」という状態も知ることができる。

【0030】一般に、1つの行に含まれるセルの数すなわち横方向のセルの数mが

$$m = 2^p - 1 \quad (p \text{ は、正の整数})$$

の場合、読み出しひビット数は、

$$(\log_2 (m+1)) \times n$$

となる。例えば、撮像セルPの数が 127×127 の場合、読み出しひビット数は、図5のような従来方式の場合、

$$127 \times 127 = 16129 \text{ ビット}$$

であり、図2のような本発明の実施例の場合、

$$(\log_2 (127+1)) \times 127 = 889 \text{ ビット}$$

となり、本発明の実施例によれば、読み出し時間を大幅に短縮できることがわかる。

【0031】尚、上記実施例は、距離測定装置に関するものであるが、本発明の読み出し装置は、種々の素子の読み出し装置に適用できる。

【0032】

【発明の効果】請求項1の読み出し装置によれば、選択された行に含まれる各素子に対し、その素子を特定するバイナリコード信号を供給するようにしたので、各行中でその行の他の素子と異なる出力を発生した素子を特定するバイナリコード信号が、行の数分だけ読み出されるだけとなり、読み出しひビットが大幅に減少するから、読み出し時間を大幅に短縮することができる。

【0033】請求項2の読み出し装置によれば、行選択期間に含まれる複数のフェーズのそれぞれにおいて、セルを特定するバイナリ信号を1ビットずつ出力するようにしたので、読み出し時間を最小にできる。

【0034】請求項3の距離測定装置によれば、選択された行に含まれる各セルに対し、そのセルを特定するバイナリコード信号を供給するようにしたので、各行中で*

*その行の他のセルと異なる出力を発生したセルを特定するバイナリコード信号が、行の数分だけ読み出されるだけとなり、読み出しひビットが大幅に減少するから、反射スリット光が通過したセルを特定する時間を大幅に短縮することができる。これにより、撮像面の解像度の解像度を上げることができるとともに、測定用クロック速度を高めることができ、測定精度を上げることができる。

【0035】請求項4の距離測定装置によれば、行選択期間に含まれる複数のフェーズのそれぞれにおいて、セルを特定するバイナリ信号を1ビットずつ出力するようにしたので、反射スリット光が通過したセルを特定する時間を最小にできる。

【図面の簡単な説明】

【図1】本発明を適用可能な距離測定装置の一例を示すブロック図である。

【図2】図1の距離測定装置の読み出し部9の本発明による一実施例の構成を示す回路図である。

【図3】スリット光を使用した光切断法に基づく距離測定の原理を示す説明図である。

【図4】撮像面の一行（すなわち横一列）のm個のセルのうち1つだけが反射スリット光を捉えていることを示す説明図である。

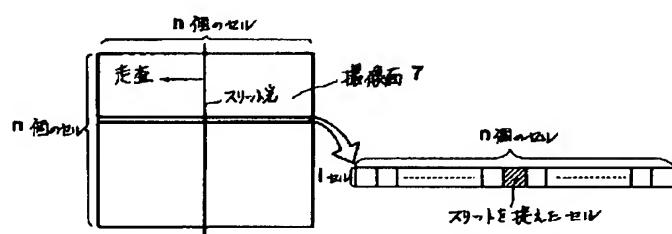
【図5】撮像面を構成するセルの出力を読み出す従来の読み出し部の一例を示す回路図である。

【図6】反射スリット光を捉えているセルを示す説明図である。

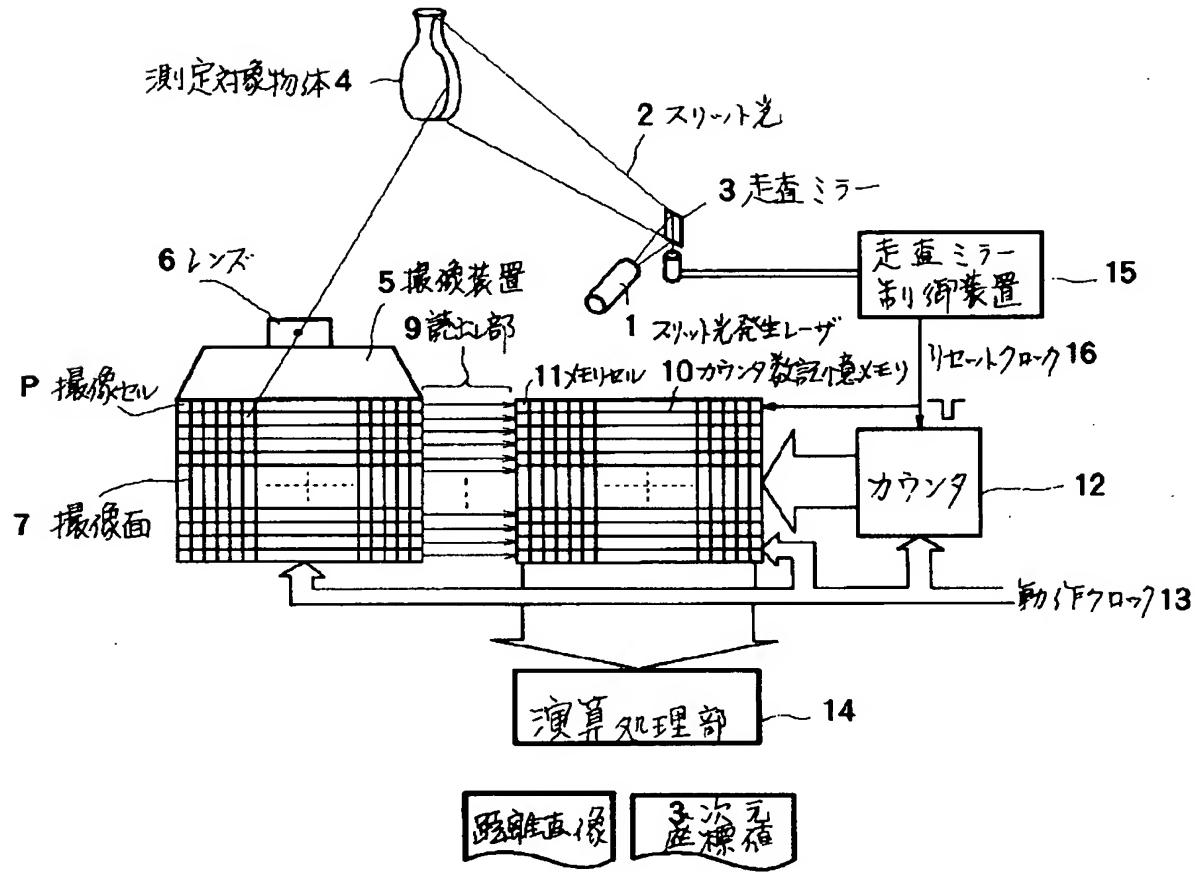
【符号の説明】

- 30 2 スリット光
- 4 測定対象物体
- 7 撮像面
- 20 列選択回路
- 22 垂直シフトレジスタ
- 24, 26, 28, 30 ORゲート
- C1乃至C7
- P 撮像セル
- R1乃至R7 行線

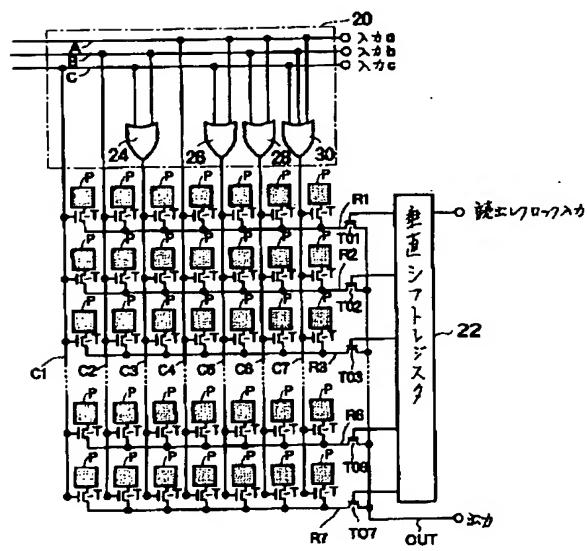
【図4】



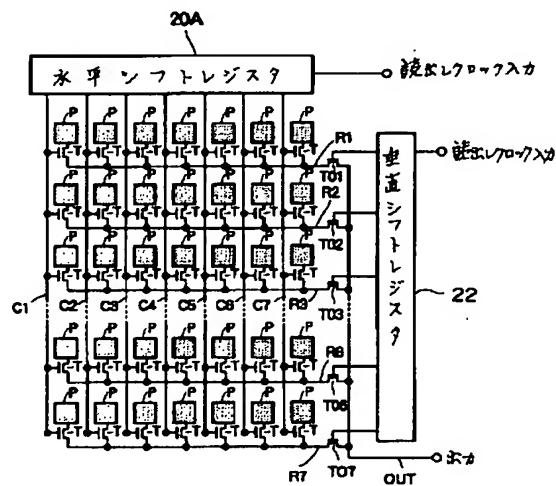
【図1】



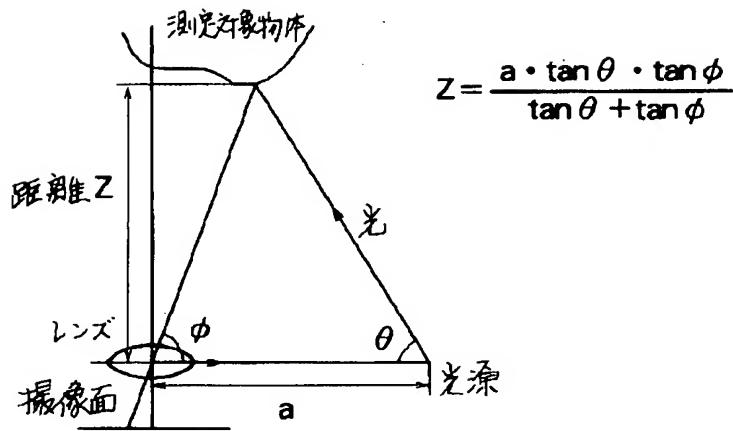
【図2】



【図5】



【図3】



【図6】

